

K1 – Zadaci 1,2,3,4

K2 – Zadaci 5,6,7,8

Integralni ispit – Zadaci 1,2,3,5,6,8

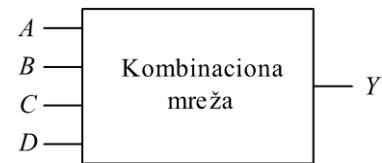
Na naslovnoj strani **obavezno** zaokružiti redne brojeve zadataka koji su rađeni.

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.

Napomena: Sve realizacije je potrebno nacrtati i obeležiti odgovarajuće signale.

1. Zadatak (a – 3, b – 6, c – 4 poena, d – 6 poena, e – 6 poena)

Na slici 1 data je blok šema kombinacione mreže na čiji ulaz se dovodi binarno kodovan decimalni (BCD) broj $ABCD$. Mreža na izlazu Y daje logičku jedinicu kada je na ulazu kodovani decimalni broj 1, 2, 5, 6 ili 9. Realizovati kombinacionu mrežu koja obavlja zadatu funkciju korišćenjem minimalnog broja osnovnih logičkih kola.



Slika 1.

- a) Popuniti kombinacionu tabelu koja odgovara funkciji Y .
- b) Realizovati funkciju Y u minimalnoj formi ukoliko su na raspolaganju kola niskog stepena integracije sa proizvoljnim brojem ulaza. Nacrtati šemu kombinacione mreže koja realizuje tražene funkcije.
- c) Da li postoji mogućnost pojave statičkih hazarda u formi pod b)? Ukoliko postoji, naznačiti pri kojim prelazima dolazi do pojave statičkih hazarda i modifikovati funkcije pod b) tako da se spreči pojava statičkih hazarda. Komentarisati razliku dobijenog rešenja u poređenju sa rešenjem pod b).
- d) Realizovati funkciju Y dobijenu u tački b) ukoliko su na raspolaganju isključivo dvoulazna NI kola.
- e) Realizovati funkciju Y dobijenu u tački b) korišćenjem samo jednog multipleksera 4/1 i proizvoljnog broja dvoulaznih NI kola.

2. Zadatak (a – 10, b – 8, c – 7 poena)

a) Algoritamskim računanjem, korak po korak, izračunati vrednosti sledećih izraza:

- $A_{16KO} = 7C9_{16KO} + 7837_{16KO}$ (na raspolaganju su 4 cifre)
- $B_{9KMV} = 7123_{9KMV} - 8122_{9KMV}$ (na raspolaganju su 4 cifre)
- $C_{2ZA} = 1101101_{2ZA} + 0101110_{2ZA}$ (na raspolaganju je 7 cifara)
- $D_{2KO} = 011.01_{2KO} * 11.110_{2KO}$ (na raspolaganju je 10 cifara – koristiti algoritam koji isključuje međuzbrove)
- $E_2 = 10011011_2 : 101_2$ (na raspolaganju je proizvoljan broj cifara)

Napomena: Ukoliko broj nema oznaku KVM, KO ili ZA u indeksu smatrati da je neoznačen. U slučaju izvođenja operacije nad označenim brojevima, jasno naznačiti ukoliko dođe do prekoračenja. Postupak za svaku operaciju prikazati korak po korak u osnovi u kome su brojevi dati. U zagradama je naveden maksimalno dostupni broj cifara za predstavu rezultata. Ukoliko je označeni broj predstavljen sa manjim brojem cifara od maksimalnog, izvršiti ekstenziju znaka. **Bez detaljnog postupka rešenje zadatka je nevažće.**

- b) Na osnovu vrednosti brojeva A, B i C dobijenih u tački a) odrediti njihove predstave u sledećim brojnim sistemima: A_{4KO} , B_{3KVM} , C_{2KO} . Brojeve predstaviti sa minimalnim brojem cifara.
- c) Za Gray-ov kod 10000001_2 najpre odrediti odgovarajuću binarnu predstavu na 8 bita. Za dobijeni binarni kod, navesti sve binarne brojeve koji se nalaze na Hamingovom rastojanju 1 u odnosu na ovu predstavu broja.

3. Zadatak (a – 8, b – 7, c – 10)

- a) Projektovati kolo kodera prioriteta sa 8 ulaza i aktivnim logičkim jedinicama na ulazima.
- b) Projektovati kolo specifičnog dekodera sa 8 izlaza koji osim selektovanog izlaza daje logičke jedinice i na svim izlazima sa nižim indeksima.
- c) Projektovati kolo koje dekrementira 8bitni neoznačeni binarni broj korišćenjem kola niskog stepena integracije i kola projektovanih u tačkama a) i b). Nije dozvoljena upotreba sabirača i operacije sabiranja. Detektovati prekoračenje opsega.

4. Zadatak (a-6, b-7, c-12 poena)

- a) Nacrtati realizaciju potpunog jednobitnog sabirača korišćenjem kola malog stepena integracije.
- b) Korišćenjem samo komponenti iz tačke a) realizovati sabirač trobitnih neoznačenih brojeva. Ako je kašnjenje kola niskog stepena integracije t_p izračunati maksimalno kašnjenje sabirača.
- c) Korišćenjem komponenti iz tačke b) i kola niskog stepena integracije realizovati množać neoznačenih trobitnih brojeva. Korišćenjem rezultata iz tačke b) izračunati maksimalno kašnjenje množača.

5. Zadatak (a – 5, b – 5, c - 5, d – 5, e- 5 poena)

CMOS tehnologija – 180nm, $V_{DD} = 1.8V$, $\mu_n = 417 \frac{cm^2}{Vs}$, $\mu_p = 85 \frac{cm^2}{Vs}$, $V_{Tn} = 0.45V$, $V_{Tp} = -0.45V$,

$k_n = 351 \times 10^{-6} \frac{A}{V^2}$, $k_p = 71 \times 10^{-6} \frac{A}{V^2}$, $\lambda_n = \lambda_p = 0.1 \frac{1}{V}$, $E_{Cn} = 3.8 \times 10^5 \frac{V}{cm}$, $E_{Cp} = 18.8 \times 10^5 \frac{V}{cm}$

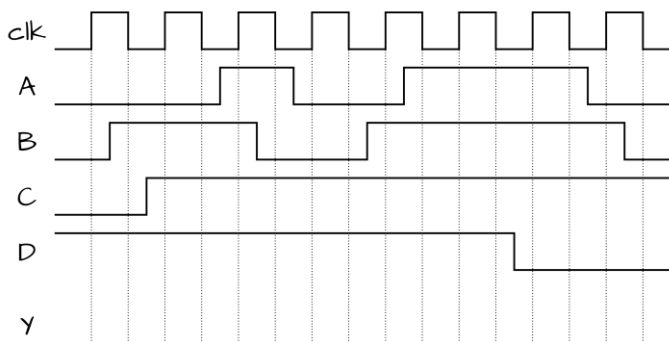
- a) Izvesti izraz za odnose širine kanala n i p tranzistora CMOS invertora minimalne geometrije da bi se minimizovalo srednje kašnjenje invertora. Kolike su širine kanala?
- b) Za širine kanala tranzistora iz tačke a) izračunati prag odlučivanja logičkog kola.
- c) Za širine kanala tranzistora iz tačke a) izračunati struju kratkog spoja.
- d) Kako se menjaju rezultati u tački a), b) i c) ako se širine kanala oba tranzistora povećaju 10 puta?
- e) Izračunati disipaciju kratkog spoja u CMOS invertoru iz tačke a), ako se na ulazu nalazi signal učestanosti 1GHz, čije je vreme uspona i pada jednako 10ps.

6. Zadatak (a – 9, b – 8, c – 8 poena)

a) Realizovati jednostepeno statičko CMOS logičko kolo koje realizuje minimalnu formu funkcije

$$Y = B\bar{C}\bar{D} + \bar{B}D + ABC\bar{A} + BC\bar{D}.$$

- b) Ukoliko se ulazni signal u odnosu na signal takta CLK menja kao što je prikazano na slici 6, nacrtati vremenski dijagram koji ilustruje ponašanje izlaznog signala Y.
- c) Realizovati logičku funkciju Y iz tačke a) pomoću transmissionih gejtova.

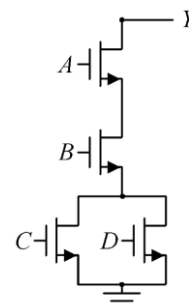


Slika 6.

7. Zadatak (a – 10, b – 9, c – 6 poena)

Na slici 7 je prikazan deo koji odgovara pull-down mreži jednog statičkog jednostepenog CMOS kola.

- a) Nacrtati kompletnu šemu CMOS kola i odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_p:W_n = 3:2$.
- b) Odrediti logičku funkciju koja opisuje rad kola realizovanog u tački a)
- c) Realizovati funkciju iz tačke b) u minimalnoj formi i prokomentarisati da li u okviru tako dobijene realizacije postoji mogućnost pojave statičkih hazarda.



Slika 7.

8. Zadatak (a -5, b – 6, c- 6, d - 8 poena)

Funkcionalnom tabelom ili na drugi pogodan način prikazati funkciju dela digitalnog sistema realizovanog standardnim CMOS logičkim kolima sa napajanjem +3.3V:

- a) prikazanog na slici 8a;
- b) prikazanog na slici 8b.
- c) Prikazanog na slici 8c,
- d) Modifikovati šemu sa slike 8c postavljanjem elemenata umesto kratkospojnika K1 i K2 tako da se eventualna neregularna situacija iz tačke c ne može desiti. Koja je funkcija kola u tom slučaju?

